**Memoria cache**

* **Terminologie:**
  + **Capacity (C)** = number of data bytes a cache stores
  + **Block size (b / L)** = bytes of data brought into cache at once
  + **Number of blocks (B = C/b)** = number of blocks in a cache
  + **Degree of associativity (N/ m = cai)** = number of blocks in a set
  + **Number of sets (S = B/N)** = each memory address maps to exactly one cache set
* **Tipuri:**
  + **Direct mapped / memorie cu corespondenta directa:** 1 bloc/set (N=1)
  + **N-way set associative / corespondenta set asociativa pe N cai**: N blocuri/set
  + **Fully associative / memorie cu corespondenta complet asociativa**: toate blocurile intr-un singur set (S = 1, N = B).
* **Tipuri de MISS:**
  + **Compulsory:** cauzat de primul acces la un bloc care nu a mai fost niciodata in memoria CACHE.
  + **Capacity:** (in cazul maparii complet asociativa) se face acces la un bloc care a mai fost in CACHE, dar, datorita faptului ca memoria a fost plina, a fost inlocuit anterior de un bloc cerut de procesor.
  + **Conflict:** (in cazul direct mapped sau N-way set associative) mai multe blocuri concura la acelasi set.
* **LSR (Least Recently Used)**
* **Timpul mediu de acces AMAT:**
  + AMAT = tcache + MRcache \* (tMM + MRMM(tVM)).
* **Miss Rate:**
  + MS = Nr misses / (Nr misses + Nr hits)
* **Cand adresele sunt date in hexazecimal:**
  + Adresa compusa din: Tag + Set + Byte Offset
  + Numarul de biti din Byte Offset este dat de numarul de bytes dintr-un bloc.
  + Numarul de biti din Set este dat de numarul de seturi din memorie.